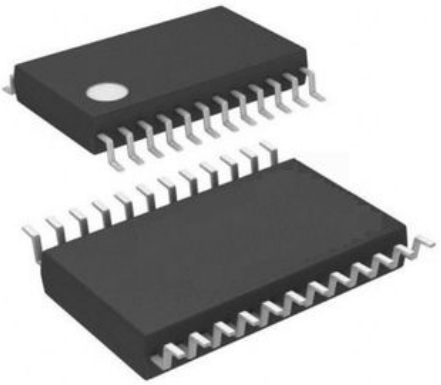
CMOS 低压、低导通阻抗、十通道开关

产品简述

MS715T是一款单芯片CMOS十路可选择开关，这些开关具有低功耗、高开关速度、低导通阻抗、低漏电和高带宽特性。其工作电压范围是1.8V到5.5V，可以广泛应用在电池供电仪器仪表、新一代的模数转换和数模转换系统中。MS715T开关打开时导通电阻匹配良好。

MS715T 封装为 TSSOP24。



TSSOP24

主要特点

- 工作电压范围：1.8V 到 5.5V
- 低的导通阻抗：典型值 2.5Ω
- 低的导通阻抗平坦度
- -3dB 带宽：200MHz
- 低功耗
- 快的开启和关断时间
- 封装：TSSOP24

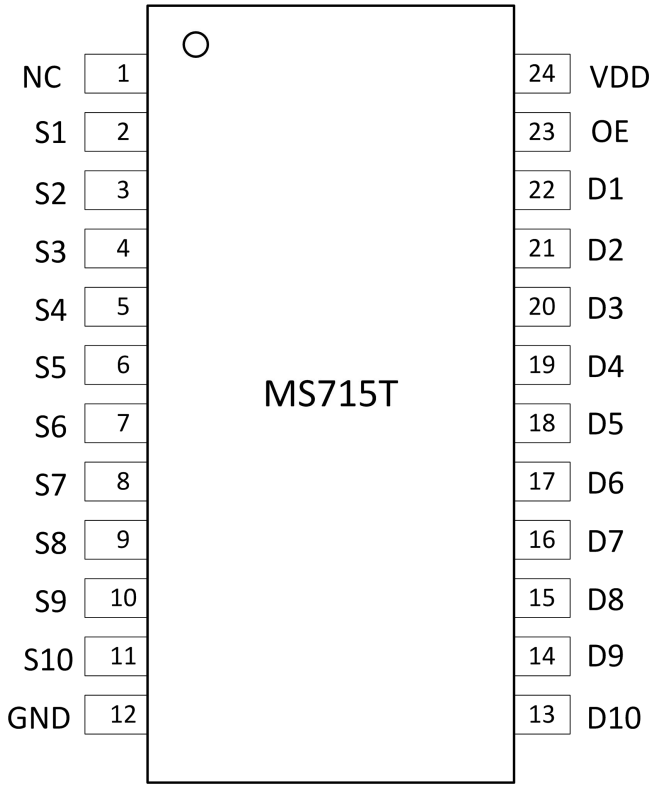
应用

- USB1.1 信号开关系统
- 耳机
- PDAs
- 电池供电系统
- 采样保持电路
- 音频系统
- 视频开关系统

产品规格分类

产 品	封 装 形 式	丝印名称
MS715T	TSSOP24	MS715T

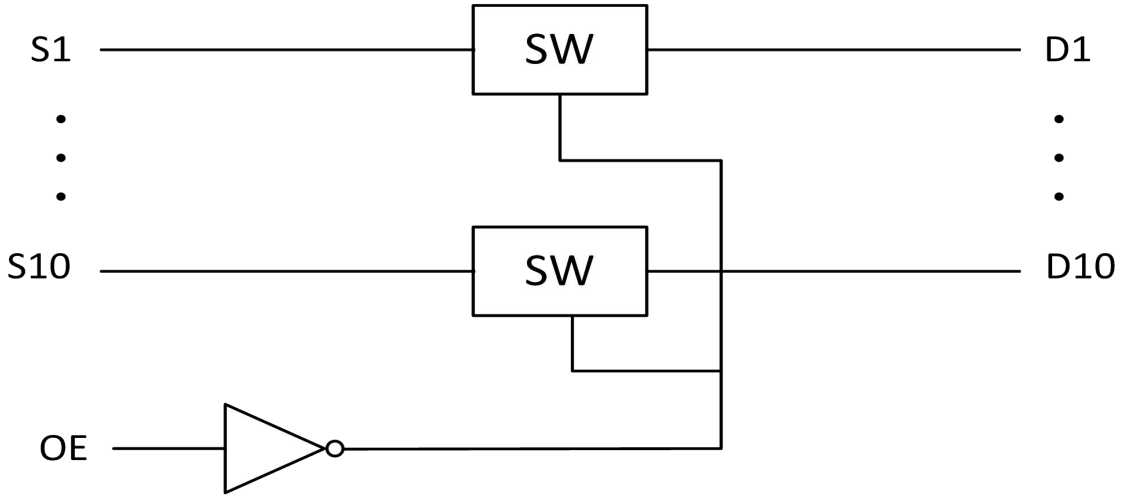
管脚排列图



管脚排列

管脚编号	管脚名称	管脚属性	管脚描述
1	NC	IO	悬空端
2，22	S1，D1	IO	开关一通道源、漏端口
3，21	S2，D2	IO	开关二通道源、漏端口
4，20	S3，D3	IO	开关三通道源、漏端口
5，19	S4，D4	IO	开关四通道源、漏端口
6，18	S5，D5	IO	开关五通道源、漏端口
7，17	S6，D6	IO	开关六通道源、漏端口
8，16	S7，D7	IO	开关七通道源、漏端口
9，15	S8，D8	IO	开关八通道源、漏端口
10，14	S9，D9	IO	开关九通道源、漏端口
11，13	S10，D10	IO	开关十通道源、漏端口
12	GND	IO	地
23	OE	I	逻辑控制输入
24	VDD	IO	电源端口

内部框图



极限参数

绝对最大额定值

注意：应用中任何情况下都不允许超过下表中的最大额定值

参　数	符 号	额定值	单位
电源电压	VDD	-0.3～+6	V
源端持续电流	I	30	mA
模拟数字输入电压范围	VIN	-0.3～VDD+0.3	V
工作温度范围	TA	-40～+85	℃
存储温度范围	Tstg	-65～+150	℃
最大结温	Jt	150	℃
焊接温度（10s）		260	℃
ESD	HBM	2000	V

电气参数

VDD＝5V±10%，GND＝0V。

参数	符号	测试条件	温度℃	最小值	典型值	最大值	单位
模拟开关							
模拟输入输出电压	VIS		-40～85	0		VDD	V
导通电阻	RON	测试电路 1, VDD=5V, VIS=0～VDD, ID=10mA	+25		2.5	4	Ω
			-40～85			4.5	
通道间导通电阻的匹配	ΔRON	同上	+25				Ω
			-40～85		0.05	0.3	
导通电阻平坦度	RFLAT(ON)	测试电路 1，VDD=5V，VIS=0～VDD，ID=10mA	+25		0.5		Ω
			-40～85			1.0	
漏电流							
源端漏电流（关断）	IS（off）	VDD＝+5.5V,VD=1V/4.5V, VS=4.5V/1V,测试电路 3	+25		±0.01	±0.1	uA
			-40～85			±0.2	
源端漏电流（关断）	IS（off）	VD=1V/4.5V, VS=4.5V/1V, 测试电路 3	+25		±0.01	±0.1	uA
			-40～85			±0.2	
导通漏电流	ID(ON) IS(ON)	VD=VS＝1V/4.5V, 测试电路 2	+25		±0.01	±0.1	uA
			-40～85			±0.2	
数字输入							
输入高电平	VIH		-40～85	2.4			V
输入低电平	VIL		-40～85			0.8	V
输入漏电流	IIN	VIN＝VIL 或 VIH	+25		0.005		uA
			-40～85			±0.1	
动态参数							
开启时间	tON	测试电路 4,RL = 300Ω, CL = 50pF	+25		30		ns
			-40～85			40	
关断时间	tOFF	测试电路 4,RL =300Ω, CL = 50pF	+25		6		ns
			-40～85			10	

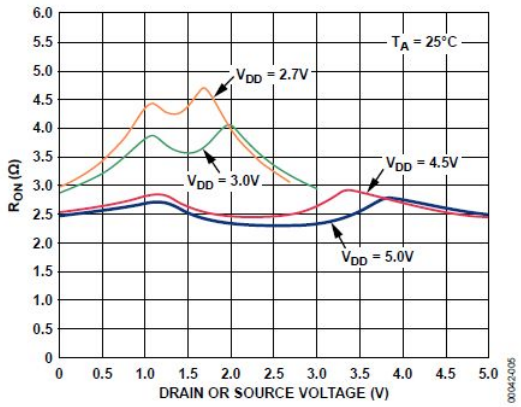
电荷注入		Vs=2V,Rs=0Ω,CL=1nF, 测试电路 5	+25	3			pC
关断隔离度	OISO	RL =50Ω, CL = 5pF, f=10MHz, 测试电路 6	+25		-58		dB
		RL =50Ω, CL= 5pF, f=1MHz, 测试电路 6	+25		-78		
通道串扰	XTALK	RL =50Ω, CL= 5pF, f=10MHz, 测试电路 8	+25		-35		dB
-3dB 带宽	BW	测试电路 7 , RL =50Ω, CL= 5pF	+25		200		MHz
源端电容	CS		+25		10		pF
漏端电容	CD		+25		10		pF
源漏端电容			+25		22		pF
功耗参数							
电流	IDD	VDD = 5.5V, 数字输入 0V 或 5V	+25		0.001		uA
			-40～85			1	

VDD＝3V±10%，GND＝0V。

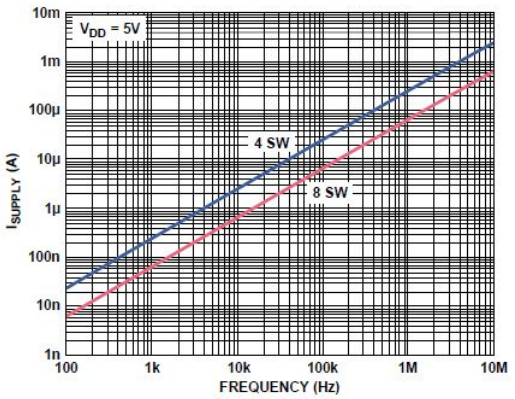
参数	符号	条件	温度℃	最小	典型	最大	单位
模拟开关							
模拟输入输出电压	VIS		-40～85	0		VDD	V
导通电阻	RON	测试电路 1, VDD=3.0V, VIS=0～VDD, ID=10mA	+25		5		Ω
			-40～85		5.5	8	
通道间导通电阻的匹配	ΔRON	同上	+25		0.1		Ω
			-40～85			0.3	
导通电阻平坦度	RFLAT (ON)	测试电路 1，VDD=3.0V，VIS=0～VDD，ID=10mA	+25		2.5		Ω
			-40～85				
漏电流							
源端漏电流（关断）	IS	VD=1V/3V, VS=3V/1V, 测试电路 3	+25		±0.01	±0.1	uA
			-40～85			±0.2	

源端漏电流（关断）	IS	VD=1V/3V, VS=3V/1V, 测试电路 3	+25		±0.01	±0.1	uA
			-40～85			±0.2	
导通漏电流	ID(ON) IS(ON)	VD=VS＝1V/3V, 测试电路 2	+25		±0.01	±0.1	uA
			-40～85			±0.2	
数字输入							
输入高电平	VIH		-40～85	2.0			V
输入低电平	VIL		-40～85			0.4	V
输入漏电流	IIN	VIN＝VIL 或 VIH	+25		0.005		uA
			-40～85			±0.1	
动态参数							
开启时间	tON	测试电路 4, RL = 300Ω, CL = 50pF	+25		30		ns
			-40～85			40	
关断时间	tOFF	测试电路 4, RL =300Ω, CL = 50pF	+25		7		ns
			-40～85			12	
电荷注入		Vs=2V,Rs=0Ω,CL=1nF, 测试电路 5	+25	3			pC
关断隔离度	OISO	RL =50Ω, CL = 5pF, f=10MHz, 测试电路 6	+25		-58		dB
		RL =50Ω, CL= 5pF, f=1MHz, 测试电路 6	+25		-78		
通道串扰	XTALK	RL =50Ω, CL= 5pF, f=10MHz, 测试电路 8	+25		-35		dB
-3dB 带宽	BW	测试电路 7 , RL =50Ω, CL= 5pF	+25		200		MHz
源端电容	CS		+25		10		pF
漏端电容	CD		+25		10		pF
功耗参数							
电流	IDD	VDD = 5.5V, 数字输入 0V 或 5V	+25		0.001		uA
			-40～85			1	

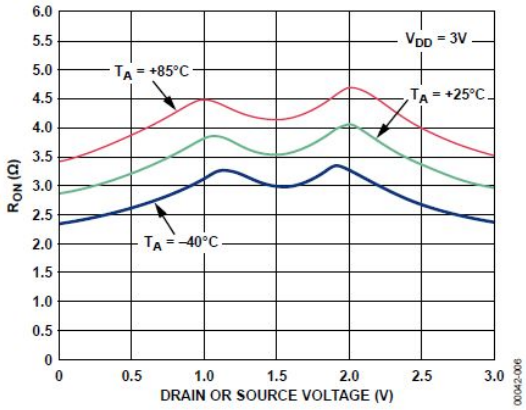
典型曲线图



导通阻抗对源漏电压曲线

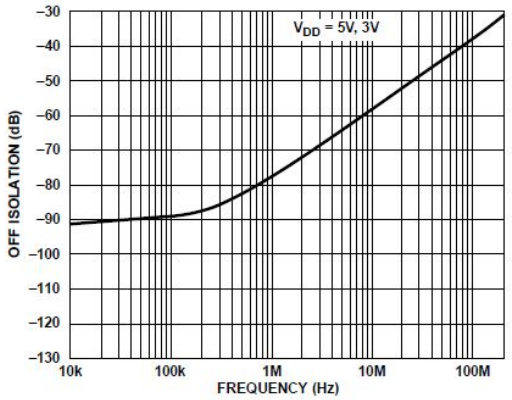


电源电流对开关频率曲线

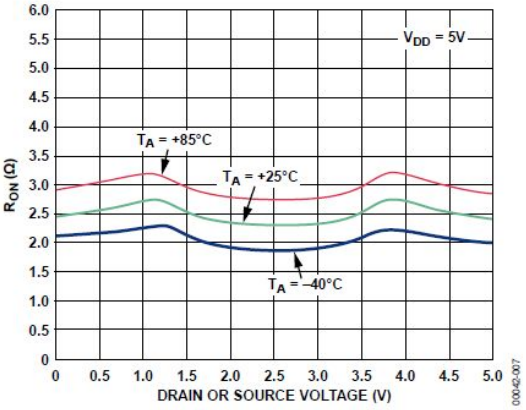


通阻抗对源漏电压曲线（不同温度）

VDD＝3V

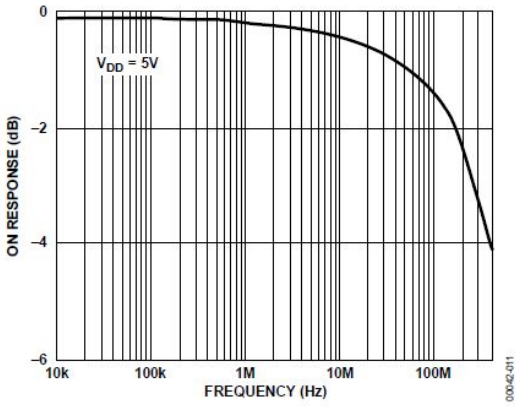


关断隔离度对频率曲线

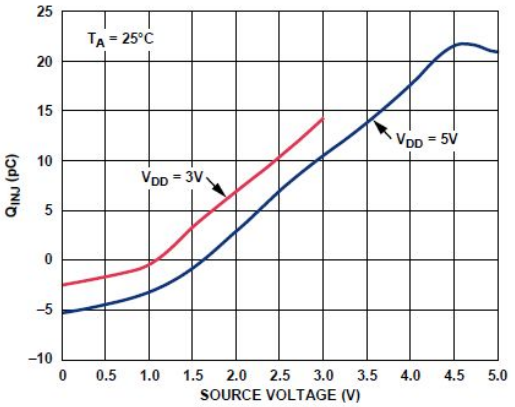


导通阻抗对源漏电压曲线（不同温度）

VDD＝5V

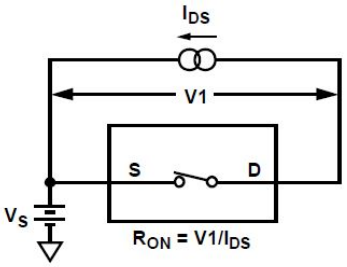


导通阻抗对频率曲线

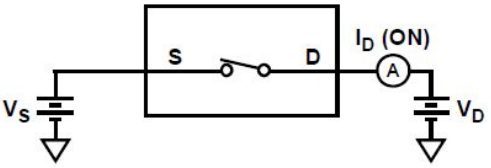


电荷注入对源电压曲线

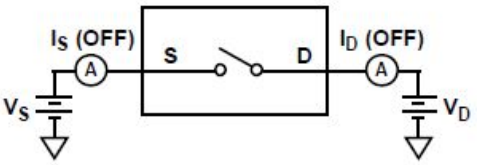
测试电路



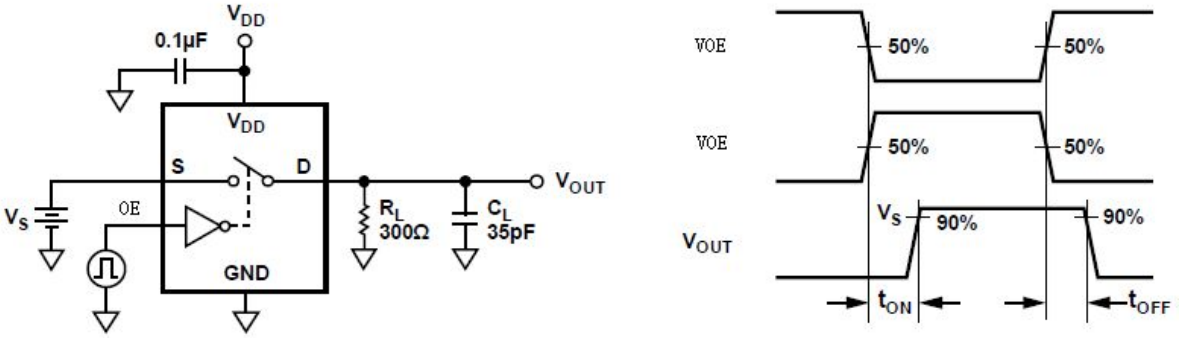
测试电路 1：导通阻抗测试



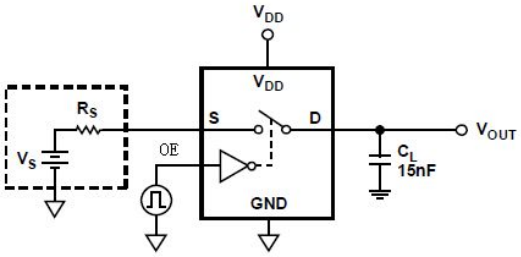
测试电路 2：导通电流测试

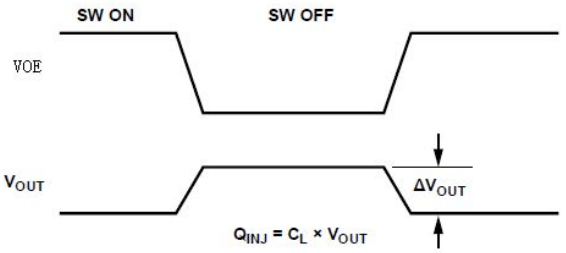


测试电路 3：关断漏电流测试

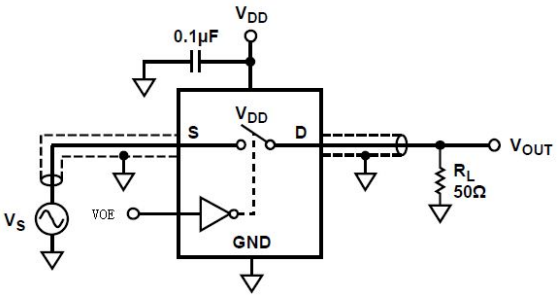


测试电路 4：开关时间测试

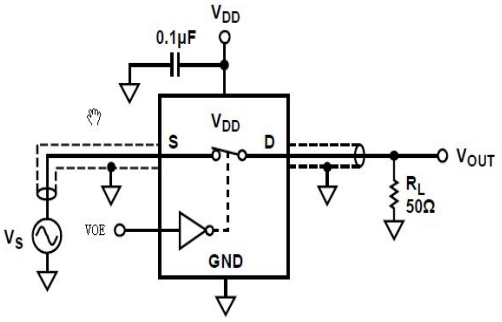




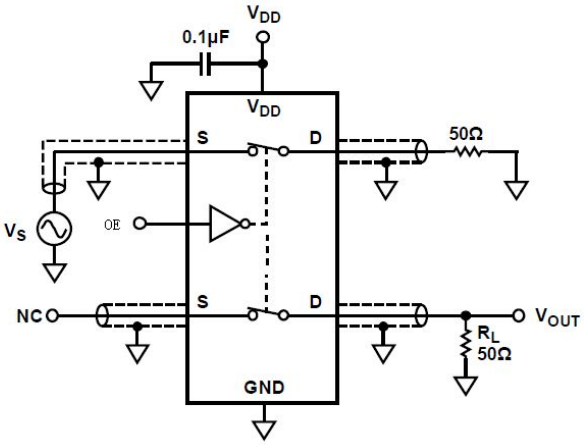
测试电路 5：电荷注入测试



测试电路 6：关断隔离度测试



测试电路 7：－3dB 带宽测试

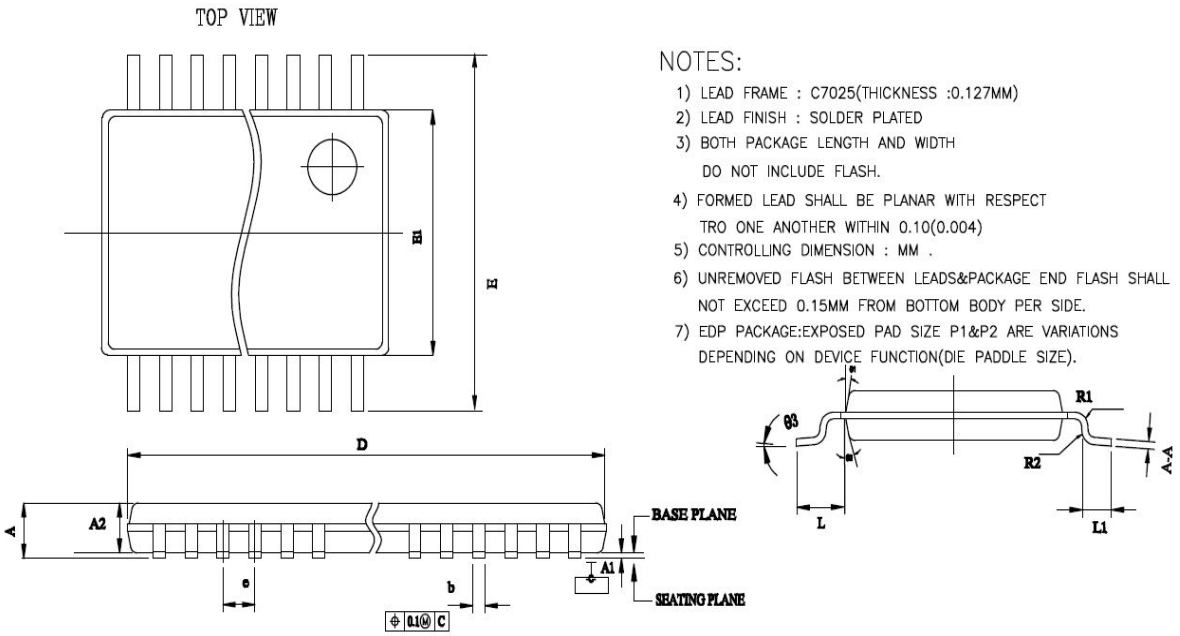


CHANNEL-TO-CHANNEL CROSSTALK = 20 × log |VS/VOUT|

测试电路 8：沟道串扰测试

封装外形图

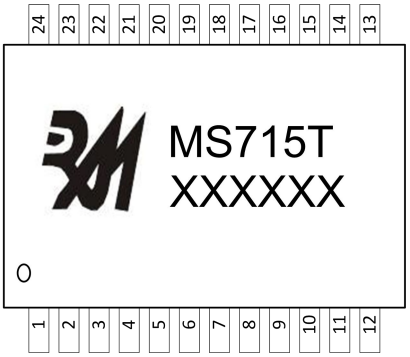
TSSOP24：



符号	单位：毫米	
	最小值	最大值
A	-	1.200
A1	0.05	0.15
A2	0.8	1.05
E	6.25	6.55
E1	4.3	4.5
D	7.7	7.9
L		1
L1	0.45	0.75
e	0.650(BSC)	
b	0.19	0.30
R1	0.15TYP	
R2	0.15TYP	
A-A	0.09	0.2
θ1	12°TYP	
θ2	12°TYP	
θ3	0°	8°

包装规范

一、印章内容介绍



MS715T：产品型号

XXXXXX：生产批号

二、印章规范要求

采用激光打印，整体居中且采用 Arial 字体。

三、包装规范说明

型号	封装形式	只/卷	卷/盒	只/盒	盒/箱	只/箱
MS715T	TSSOP24	3000	1	3000	8	24000

MOS电路操作注意事项：

静电在很多地方都会产生，采取下面的预防措施，可以有效防止 MOS 电路由于受静电放电的影响而引起的损坏：

1、操作人员要通过防静电腕带接地。

2、设备外壳必须接地。

3、装配过程中使用的工具必须接地。

4、必须采用导体包装或抗静电材料包装或运输。